

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-063843

(43)Date of publication of application : 07.03.1997

(51)Int.Cl.

H01F 10/14
G23C 14/34
G23C 16/06
G01R 33/09
H01L 43/08

(21)Application number : 07-213872

(71)Applicant : NEC CORP

(22)Date of filing : 23.08.1995

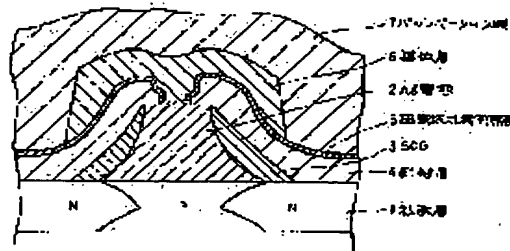
(72)Inventor : KONNO HIDETO

(54) MULTILAYER STRUCTURE FOR INTEGRATED MAGNETIC SENSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To control the waveform of a signal being outputted finally from an IC as desired.

SOLUTION: The integrated magnetic sensor comprises an aluminum electrode 2, a spin on glass 3, an insulation layer 4, a thin film reluctance element 5, a conductor layer 6, and a passivation film 7 formed on a diffusion layer 1. When the passivation film 7 is deposited by sputtering and the thin film magnetoresistive element 5 is composed of $\text{Ni}_{82}\text{Fe}_{12}\text{Co}_6$, compressive stress is applied to the thin film magnetoresistive element 5. Consequently, anisotropy is distributed in the direction normal to the surface of element by reverse magnetostrictive effect, and the R-H curve is changed in the direction of high saturation field. When the passivation film 7 is deposited by atmospheric pressure CVD and the thin film magnetoresistive element 5 is composed of $\text{Ni}_{82}\text{Fe}_{12}\text{Co}_6$, tensile stress is applied to the element 5. Consequently, anisotropy is distributed in the surface of element and the R-H curve is changed in the direction where the variation rate $\Delta R/\Delta H$ between the resistance and field strength is slightly higher.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-63843

(43) 公開日 平成9年(1997)3月7日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 F 10/14			H 0 1 F 10/14	
C 2 3 C 14/34			C 2 3 C 14/34	P
		16/06	16/06	
G 0 1 R 33/09			H 0 1 L 43/08	H
H 0 1 L 43/08			G 0 1 R 33/06	R
審査請求 有 請求項の数 4 O L (全 7 頁)				

(21) 出願番号 特願平7-213872

(22) 出願日 平成7年(1995)8月23日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 今野 秀人

東京都港区芝五丁目7番1号 日本電気株式会社内

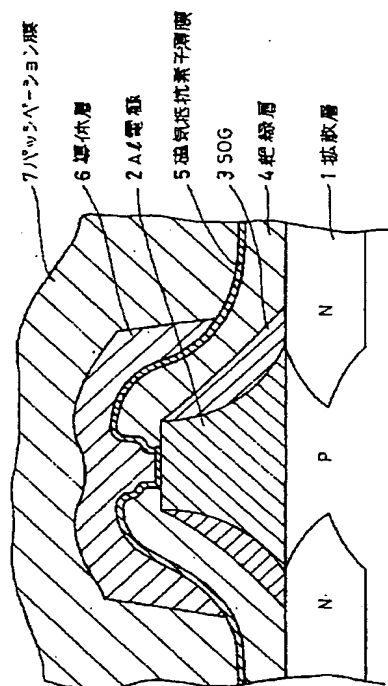
(74) 代理人 弁理士 ▲柳▼川 信

(54) 【発明の名称】 集積化磁気センサの積層膜構造

(57) 【要約】

【課題】 最終的に I C 部分から出力される信号の波形を任意に制御する。

【解決手段】 集積化磁気センサは拡散層 1 上にアルミニウム電極 2 と、スピンオンガラス 3 と、絶縁層 4 と、磁気抵抗素子薄膜 5 と、導体膜 6 と、パッシベーション膜 7 とを積層して構成されている。パッシベーション膜 7 の形成方法としてスパッタリング工法を用い、磁気抵抗素子薄膜 5 が $\text{Ni}_{82}\text{Fe}_{12}\text{Co}_6$ の場合には磁気抵抗素子薄膜 5 に圧縮応力が付加され、逆磁歪効果によって素子面法線方向に異方性が分散されるので、R-H 曲線において飽和電界が大きな方向に変化する。パッシベーション膜 7 の形成方法として常圧 CVD を用い、磁気抵抗素子薄膜 5 が $\text{Ni}_{82}\text{Fe}_{12}\text{Co}_6$ の場合には磁気抵抗素子薄膜 5 に引張り応力が付加され、素子面内にて異方性が分散されるので、R-H 曲線において磁界強度の変化に対応する抵抗値変化の割合 $\Delta R / \Delta H$ が若干大きな方向に変化する。



1

【特許請求の範囲】

【請求項 1】 チップ上に異方性磁気抵抗効果を有する磁気抵抗効果素子薄膜を形成してなる磁気センサの積層膜構造であって、前記チップ上にパッシベーションとして形成されかつ前記磁気抵抗効果素子薄膜の出力特性に応じて前記磁気抵抗効果素子薄膜に圧縮応力を付与する工法及び前記磁気抵抗効果素子薄膜に引張り応力を付与する工法のうちのいずれかの工法で形成される保護膜を有することを特徴とする積層膜構造。

【請求項 2】 前記磁気抵抗効果素子薄膜にスパッタリング工法で圧縮応力を付与し、前記磁気抵抗効果素子薄膜に常圧化学気相成長法で引張り応力を付与するよう構成したことを特徴とする請求項 1 記載の積層膜構造。

【請求項 3】 前記磁気抵抗効果素子薄膜は、正の磁歪定数及び負の磁歪定数のいずれかを有する組成物質からなることを特徴とする請求項 1 または請求項 2 記載の積層膜構造。

【請求項 4】 前記正の磁歪定数を有する組成物質として NiFe を用い、前記負の磁歪定数を有する組成物質として NiFeCo を用いることを特徴とする請求項 3 記載の積層膜構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は磁気センサの積層膜構造に関し、特に異方性磁気抵抗効果を有する磁気抵抗効果素子薄膜と IC（集積回路）とをシリコンウエハ上に集積した形態を有する磁気センサに関する。

【0002】

【従来の技術】 従来、この種の磁気センサを形成する磁電変換素子、つまり磁気抵抗素子としては、連続的な折返し構造を持つ強磁性体薄膜を接合部で直列に接続して形成されるものがある。この磁電変換素子については、特公昭 54-41335 号公報に詳述されている。

【0003】 上記の磁気抵抗素子に対して、例えば磁気記録媒体からその磁気抵抗素子を飽和させるに十分な、しかもその素子面内で回転するような磁界が発生する場合、磁気抵抗素子が磁気記録媒体から有限の距離を隔てて配置されると、磁気抵抗素子からは磁気記録媒体の磁気信号によって接続部より電気信号が出力される。

【0004】 上記の磁気抵抗素子を製造する場合、91～38 重量%のニッケル（ Ni ）と 9～62 重量%のコバルト（ Co ）とからなる合金薄膜を、ある蒸着基板の温度や膜厚、及び熱処理温度等で成膜する方法がある。この方法については、特開昭 58-13568 号公報に詳述されている。

【0005】

【発明が解決しようとする課題】 上述した従来の磁気センサでは、磁気抵抗素子薄膜が持つ磁歪特性が全く考慮されておらず、磁気抵抗素子薄膜上に形成されるパッシベーションが与える応力、あるいは通常パッケージング

2

で用いられるモールド成形の際に加わる圧縮や引張り等の外的応力が全く考慮されていない。

【0006】 そのため、それらの応力によって影響を受ける磁気抵抗素子薄膜の磁歪特性が、最終的に磁電変換処理やパルス信号への変換後の出力信号に影響を与えることとなる。

【0007】 すなわち、磁歪という特性を有する磁気抵抗素子薄膜に対して外的な応力が加わることで、異方性あるいは飽和磁界等の対磁気特性が影響を受け、それらが応力によって歪められるので、理想状態とは異なる磁気抵抗素子の出力波形によって最終的に IC 部分から出力される信号に影響がでる。具体的には気体や液体等の流量を計測するための回転マグネットの回転数検出の際にデューティのアンバランス等の現象として現れることが多い。

【0008】 そこで、本発明の目的は上記の問題点を解消し、最終的に IC 部分から出力される信号の波形を任意に制御することができる磁気センサの積層膜構造を提供することにある。

【0009】

【課題を解決するための手段】 本発明による磁気センサの積層膜構造は、チップ上に異方性磁気抵抗効果を有する磁気抵抗効果素子薄膜を形成してなる磁気センサの積層膜構造であって、前記チップ上にパッシベーションとして形成されかつ前記磁気抵抗効果素子薄膜の出力特性に応じて前記磁気抵抗効果素子薄膜に圧縮応力を付与する工法及び前記磁気抵抗効果素子薄膜に引張り応力を付与する工法のうちのいずれかの工法で形成される保護膜を備えている。

【0010】

【発明の実施の形態】 まず、本発明の作用について以下に述べる。

【0011】 磁気抵抗素子薄膜の元来の外部磁界（ $R-H$ ）特性と磁気発生媒体との組合せとなるアプリケーションにおいて望まれるパルス波形あるいは最適なパルス波形を得るために、集積化磁気センサの積層膜の最終形成膜であるパッシベーション膜の形成工法をスパッタリング工法及び常圧 CVD のうちから選択する。

【0012】 これによって、強磁性体薄膜で生成される磁気抵抗素子薄膜自体の成膜及び加工工程が終了した後でも、最終製品形態の集積化磁気センサとしての外部交番磁界、例えば羽根車状の磁気媒体が作り出す回転磁界検出における IC 部分からの出力パルス波形（例えば、デューティ比）を任意に制御可能となる。

【0013】 次に、本発明の一実施例について図面を参照して説明する。図 1 は本発明の一実施例の断面図である。図において、本発明の一実施例による集積化磁気センサは拡散層 1 上にアルミニウム（ Al ）電極 2 と、スピノングラス（ SOG ）3 と、絶縁層 4 と、磁気抵抗素子薄膜 5 と、導体膜 6 と、パッシベーション膜 7 とを

3

積層して構成されている。ここで、スピノンガラス3は急峻な段差部を解消するために用いられている。

【0014】磁気抵抗素子薄膜5はアルミニウム電極2との間でオーミックコンタクト(Ohmic contact: オーム接触)が形成されている。磁気抵抗素子薄膜5はNi85Fe15の場合に磁歪定数として約 -8×10^{-6} 程度の数値を、またNi82Fe12Co6の場合に磁歪定数として約 $+1.8 \times 10^{-6}$ 程度の数値を夫々示す。

【0015】パッシベーション膜7は、通常、SiO₂等の無機質の薄膜が用いられ、磁気抵抗素子薄膜5や導体膜6の上に積層される。パッシベーション膜7の形成方法としてスパッタリング工法を用いた場合には磁気抵抗素子薄膜5に圧縮応力が付加される。

【0016】磁気抵抗素子薄膜5が正の磁歪定数を有するNi82Fe12Co6の場合にスパッタリング工法を用いると、逆磁歪効果によって素子面法線方向に異磁性が分散され、その結果として外部磁界と抵抗値との関係を示すR-H曲線において飽和電界が大きな方向に変化し、特に低磁界側におけるR-H曲線がなだらかとなる。つまり、磁界強度の変化に対応する抵抗値変化の割合 $\Delta R / \Delta H$ が小さい方向に変化する。

【0017】一方、パッシベーション膜7の形成方法として常圧CVD(Chemical Vapor Deposition: 化学気相成長法)を用いた場合には磁気抵抗素子薄膜5に引張り応力が付加される。この場合には素子面内にて異磁性が分散されるので、その結果として外部磁界と抵抗値との関係を示すR-H曲線において磁界強度の変化に対応する抵抗値変化の割合 $\Delta R / \Delta H$ が若干大きな方向に変化する。

【0018】磁気抵抗素子薄膜5が負の磁歪定数を有するNi85Fe15の場合には上記の関係が全く正反対の特性を示すことになる。

【0019】図2は図1の磁気抵抗素子薄膜5の出力変動に及ぼす組成材料とパッシベーション膜7の形成工法との組合せの対応関係を示す図である。図において、矢印は磁界強度の変化に対応する抵抗値変化の割合 $\Delta R / \Delta H$ が変動する方向を示している。

【0020】すなわち、Ni85Fe15の場合にはスパッタリング工法を用いると抵抗値変化の割合 $\Delta R / \Delta H$ はやや上方に変動するが、常圧CVDを用いると抵抗値変化の割合 $\Delta R / \Delta H$ は大きく下方に変動する。

【0021】また、Ni82Fe12Co6の場合にはスパッタリング工法を用いると抵抗値変化の割合 $\Delta R / \Delta H$ はやや下方に変動し、常圧CVDを用いると抵抗値変化の割合 $\Delta R / \Delta H$ はやや上方に変動する。

【0022】図3及び図4は図1の磁気抵抗素子薄膜5の磁界と抵抗値との関係を示すR-H曲線に対する入力交番磁界と出力信号との関係を示す図である。図3は磁気抵抗素子薄膜5がNi82Fe12Co6の場合のR-H

4

曲線に対する入力交番磁界と出力信号との関係を示し、図4は磁気抵抗素子薄膜5がNi85Fe15の場合のR-H曲線に対する入力交番磁界と出力信号との関係を示している。

【0023】図3において、AはNi82Fe12Co6に対してスパッタリング工法によってパッシベーション膜7を形成した時のR-H曲線を示し、BはNi82Fe12Co6に対して常圧CVDによってパッシベーション膜7を形成した時のR-H曲線を示している。これらR-H曲線AとR-H曲線Bとの差は大きい箇所において数十%程度となる。

【0024】また、Pは磁界Hが0~30 [Oe]の範囲の交番磁界の入力波形を示し、a, bは夫々R-H曲線A及びR-H曲線Bに対応する磁気抵抗素子からの出力波形を示している。ここで、出力波形aは出力波形bに対して20~30%程度出力が小さい。

【0025】Qは磁界Hが0~10 [Oe]の範囲、つまり低磁界側の交番磁界の入力波形を示し、a', b'は夫々R-H曲線A及びR-H曲線Bに対応する磁気抵抗素子からの出力波形を示している。

【0026】磁気抵抗素子のR-H曲線が変化すると、磁気抵抗素子の出力波形に変化が生ずることは上記のR-H曲線A及びR-H曲線B各々に対応する磁気抵抗素子からの出力波形の違いからも明らかであるが、そのR-H曲線の変化によってコンパレータ[ヒステリシス付きオペアンプ(op-amp)]からの出力波形の形状、いわゆるデューティ比が変動する原因となる。

【0027】図4において、CはNi85Fe15に対してスパッタリング工法によってパッシベーション膜7を形成した時のR-H曲線を示し、DはNi85Fe15に対して常圧CVDによってパッシベーション膜7を形成した時のR-H曲線を示している。

【0028】これらR-H曲線C及びR-H曲線DはR-H曲線A及びR-H曲線Bに比べて磁界強度の変化に対応する抵抗値変化の割合 $\Delta R / \Delta H$ が緩やかであるのは材料特性そのものの違いによるものであり、一般的にNi82Fe12Co6の出力はNi85Fe15の出力に比べて数十%程度大きいとされている。但し、この一般的な説には外部応力による逆磁歪効果等は考慮されていない。

【0029】Qは磁界Hが0~30 [Oe]の範囲の交番磁界の入力波形を示し、c, dは夫々R-H曲線C及びR-H曲線Dに対応する磁気抵抗素子からの出力波形を示している。

【0030】図5は本発明の一実施例による集積化磁気センサの回路構成例を示す図である。図5(a)は磁気抵抗素子のみによるブリッジ回路の構成例を示し、図5(b)及び図5(c)は磁気抵抗素子とトランジスタとを組合せた回路の構成例を示している。

【0031】図5(a)において、11は入力端子を、

12はグランド端子を、13～16は磁気抵抗素子を、17はオペアンプ（op-amp）を、18は拡散抵抗あるいはイオン注入抵抗によるヒステリシス形成用帰還抵抗を、19はIC部の出力端子を、10a、10bは磁気抵抗素子ブリッジの出力端子を夫々示している。

【0032】図5（b）において、21は入力端子を、22はグランド端子を、23、24は磁気抵抗素子を、25～27はトランジスタを夫々示している。図5

（c）において、31は入力端子を、32はグランド端子を、33～36は磁気抵抗素子を、37～39はトランジスタを夫々示している。

【0033】上記のように、磁気抵抗素子13～16のみによるブリッジ回路〔図5（a）参照〕でも、また磁気抵抗素子23、24、33～36にトランジスタ25～27、37～39を組合せた回路〔図5（b）及び図5（c）参照〕でも、同様の機能を持つ回路を構成することが可能となる。

【0034】図6～図9は本発明の一実施例による集積化磁気センサの回転磁界に対する出力例を示す図である。図6（a）はNi85Fe15に対して常圧CVDによってパッシベーション膜7を形成した場合に、モールドパッケージされた集積化磁気センサ41が羽根車状の磁気媒体40による交番磁界を検出する状態を示し、図6（b）は（a）の検出状態における集積化磁気センサ41の回転磁界に対する出力パルス波形42を示している。

【0035】尚、羽根車状の磁気媒体40は、例えば気体や液体等の流体の流量を検出するための検知に用いられており、集積化磁気センサ41は羽根車状の磁気媒体40による交番磁界を検出することで羽根車状の磁気媒体40の回転数を計数するために用いられている。

【0036】図7（a）はNi85Fe15に対して常圧CVDによってパッシベーション膜7を形成し、ギャップを離した時の集積化磁気センサ43が羽根車状の磁気媒体40による交番磁界を検出する状態を示し、図7

（b）は（a）の検出状態における集積化磁気センサ43の回転磁界に対する出力パルス波形44を示している。

【0037】図8（a）はNi82Fe12Co6に対して常圧CVDによってパッシベーション膜7を形成した時の集積化磁気センサ45が羽根車状の磁気媒体40による交番磁界を検出する状態を示し、図8（b）は（a）の検出状態における集積化磁気センサ45の回転磁界に対する出力パルス波形46を示している。

【0038】図9（a）はNi82Fe12Co6に対して常圧CVDによってパッシベーション膜7を形成し、ギャップを離した時の集積化磁気センサ47が羽根車状の磁気媒体40による交番磁界を検出する状態を示し、図9（b）は（a）の検出状態における集積化磁気センサ47の回転磁界に対する出力パルス波形48を示してい

る。

【0039】このように、磁気抵抗素子薄膜5の元来の外部磁界（R-H）特性と磁気発生媒体との組合せとなるアプリケーションにおいて望まれるパルス波形あるいは最適なパルス波形を得るために、集積化磁気センサ41、43、45、47の積層膜の最終形成膜であるパッシベーション膜7の形成工法をスパッタリング工法及び常圧CVDのうちから選択することによって、強磁性体薄膜で生成される磁気抵抗素子薄膜5自体の成膜及び加工工程が終了した後でも、最終製品形態の集積化磁気センサとしての外部交番磁界、例えば羽根車状の磁気媒体40が作り出す回転磁界検出におけるIC部分からの出力パルス波形（例えば、デューティ比）を任意に制御することが可能となる。

【0040】

【発明の効果】以上説明したように本発明によれば、チップ上に異方性磁気抵抗効果を有する磁気抵抗効果素子薄膜を形成してなる磁気センサの積層膜構造において、チップ上にパッシベーションとして形成されかつ磁気抵抗効果素子薄膜の出力特性に応じて磁気抵抗効果素子薄膜に圧縮応力を付与する工法及び磁気抵抗効果素子薄膜に引張り応力を付与する工法のうちのいずれかの工法で形成される保護膜を備えることによって、最終的にIC部分から出力される信号の波形を任意に制御することができるという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例の断面図である。

【図2】図1の磁気抵抗素子薄膜の出力変動に及ぼす組成材料とパッシベーション膜の形成工法との組合せの対応関係を示す図である。

【図3】図1の磁気抵抗素子薄膜がNi82Fe12Co6の場合のR-H曲線に対する入力交番磁界と出力信号との関係を示す図である。

【図4】図1の磁気抵抗素子薄膜がNi85Fe15の場合のR-H曲線に対する入力交番磁界と出力信号との関係を示す図である。

【図5】（a）は磁気抵抗素子のみによるブリッジ回路の構成例を示す図、（b）及び（c）は磁気抵抗素子とトランジスタとを組合せた回路の構成例を示す図である。

【図6】（a）は本発明の一実施例による集積化磁気センサが羽根車状の磁気媒体による交番磁界を検出する状態を示す図、（b）は（a）の検出状態における集積化磁気センサの回転磁界に対する出力パルス波形を示す図である。

【図7】（a）は本発明の一実施例による集積化磁気センサが羽根車状の磁気媒体による交番磁界を検出する状態を示す図、（b）は（a）の検出状態における集積化磁気センサの回転磁界に対する出力パルス波形を示す図である。

【図8】(a)は本発明の一実施例による集積化磁気センサが羽根車状の磁気媒体による交番磁界を検出する状態を示す図、(b)は(a)の検出状態における集積化磁気センサの回転磁界に対する出力パルス波形を示す図である。

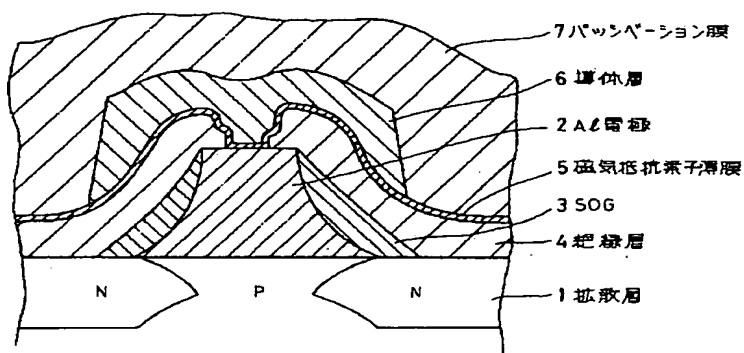
【図9】(a)は本発明の一実施例による集積化磁気センサが羽根車状の磁気媒体による交番磁界を検出する状態を示す図、(b)は(a)の検出状態における集積化磁気センサの回転磁界に対する出力パルス波形を示す図

である。

【符号の説明】

- 1 拡散層
- 2 アルミニウム電極
- 3 スピンオンガラス
- 4 絶縁膜
- 5 磁気抵抗素子薄膜
- 6 導体層
- 7 パッシベーション層

【図1】



【図2】

	スパッタ リング工法	常圧CVD
Ni85Fe15	→	↘
Ni82Fe12 - Co6	→	↗

【図3】

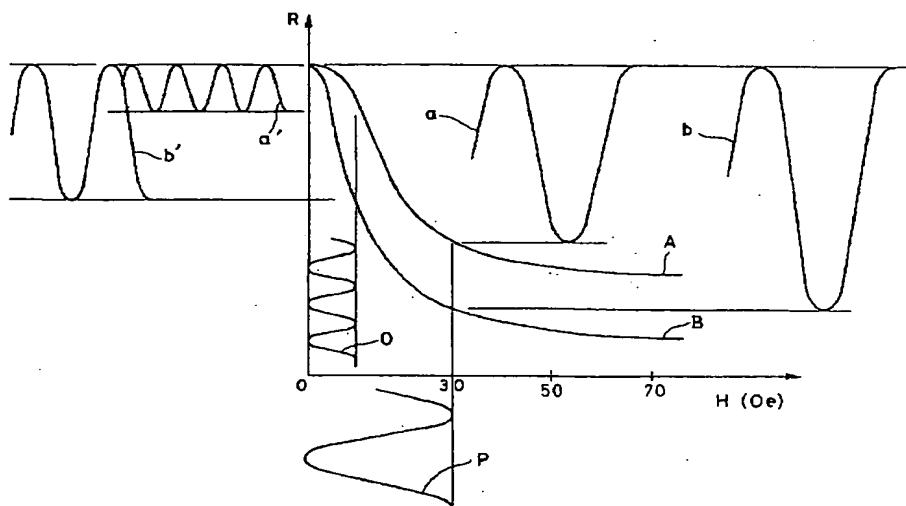
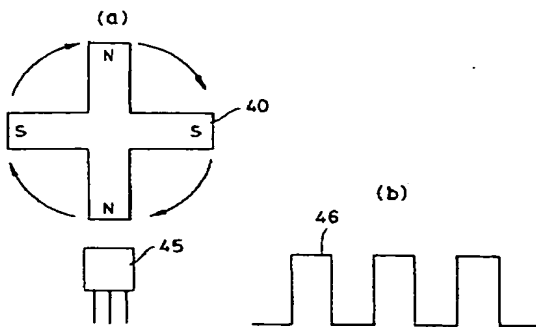


Figure 1 consists of three schematic diagrams labeled (a), (b), and (c).
 Diagram (a) shows a bridge circuit with four resistors labeled 13, 14, 15, and 16. The bridge is connected to terminals 11 and 12. The output of the bridge is connected to the non-inverting input (+) of an operational amplifier 17. The inverting input (-) of the operational amplifier is connected to a feedback resistor 18 and the output terminal 19.
 Diagram (b) shows a differential pair of transistors 25 and 26. The gates of both transistors are connected to a common source 22. The drains are connected to a load resistor 21 and terminals 23 and 24.
 Diagram (c) shows a differential pair of transistors 37 and 38. The gates of both transistors are connected to a common source 32. The drains are connected to a load resistor 31 and terminals 33 and 34.

Fig. 1 (a) is a plan view of a cross-shaped magnetic core. The four arms of the cross are labeled with magnetic poles: the top arm is 'N', the bottom arm is 'N', the left arm is 'S', and the right arm is 'S'. Curved arrows around the cross indicate a clockwise magnetic flux path. Label 40 points to the right arm. Fig. 1 (b) is a cross-sectional view of the core, showing three vertical legs and a top horizontal section. Label 43 points to the leftmost vertical leg, and label 44 points to the top horizontal section.

【図 8】



【図 9】

